

分布式执行单元的思想及应用

刘权胜

Sr.Staff Design Engineer

上海赛昉科技有限公司 (StarFiveTech)

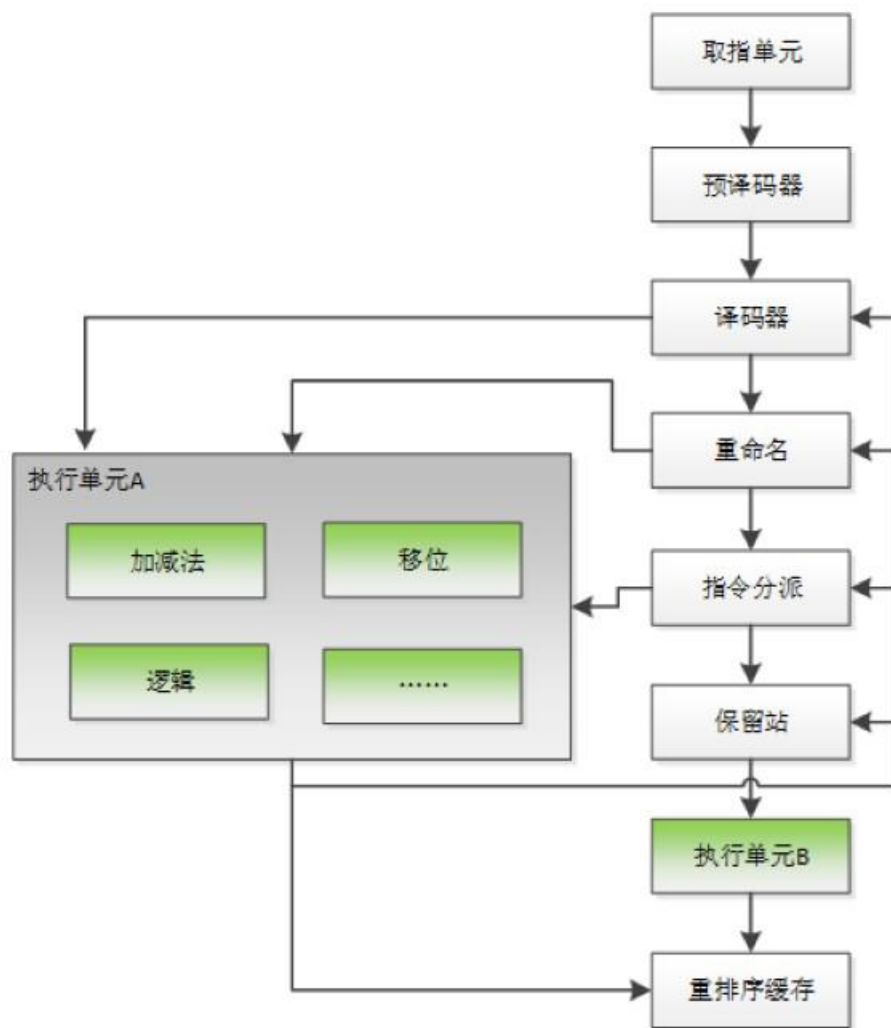
背景

- 微处理器经过50多年的发展，微处理器的架构伴随着半导体工艺经历了蓬勃的发展。从单核到物理多核及逻辑多核；从顺序执行到乱序执行；从单发射到多发射；……尤其在服务器领域，不断的追求处理器的性能。
- 微处理器的设计越来越复杂，增加流水线带宽和提高频率越来越困难。
- 超标量处理器的架构已经趋于成熟，因此，结合指令集的特点，进行架构的优化，提升微处理器的性能成为一种有效的手段。
- 因此，本报告根据RISC-V指令集的特点，分享一种分布式执行单元的架构优化方法。

RISC-V指令集

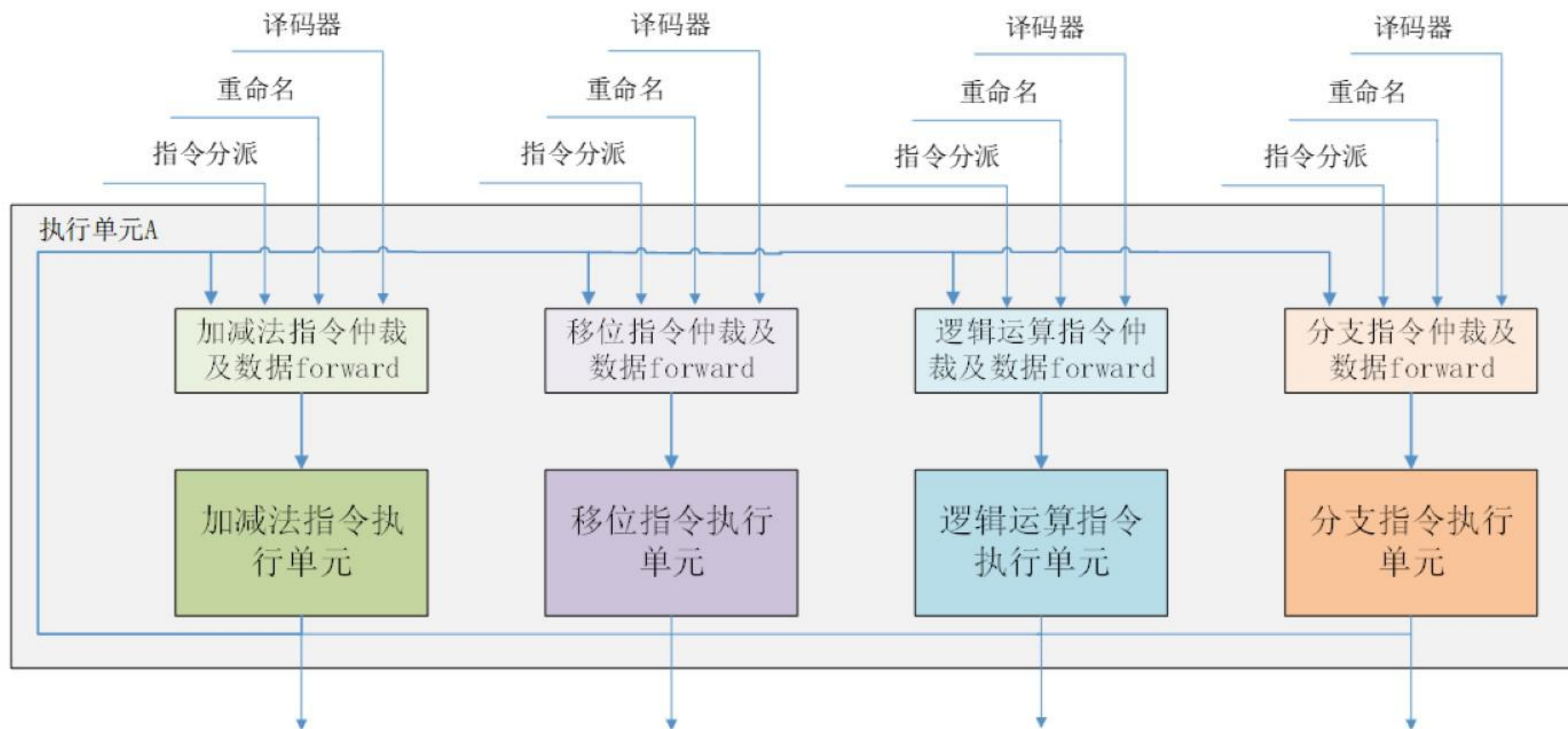
- RISC-V指令除了指令格式精简外，还把x0定义为固定值0，便于指令优化。
- 立即数相关类型指令。
- 指令定义的操作易于实现。
- 指令数量不多。

分布式执行单元A/B



- 由于RISC-V的加法、移位、逻辑运算等指令的逻辑实现简单，并且这些运算消耗的硬件资料较少，因此，在保留站之前增加执行单元A，能够快速计算得到指令的结果，并且把指令的结果快速forward到依赖指令。
- 执行单元A主要支持一些简单、高频率出现的指令；执行单元B支持所有的指令运算。

执行单元A

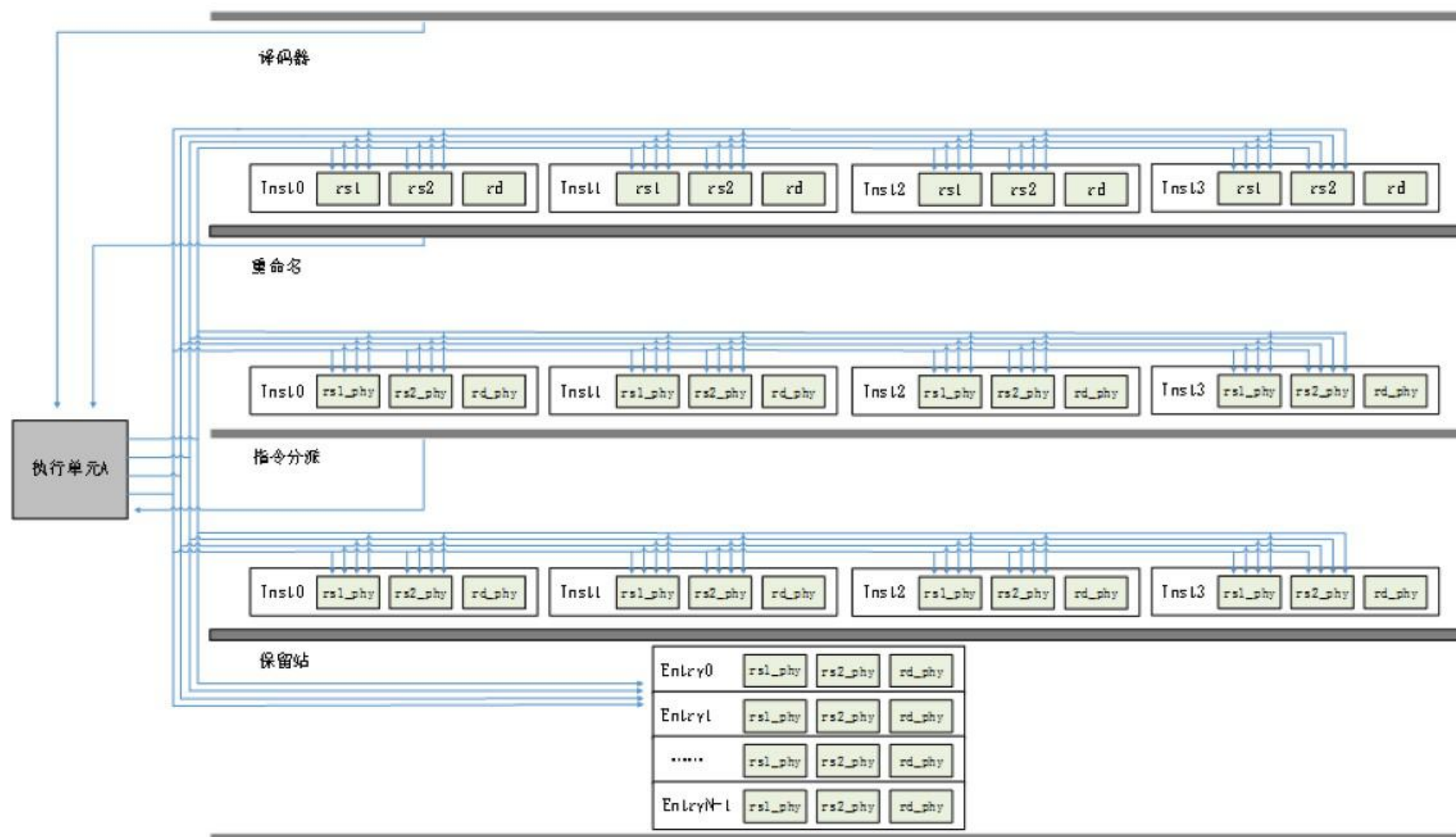


1. 立即数、MV相关的指令。LUI指令和ADDI译码为MV指令时，指令的结果在执行单元A中可以直接forward到依赖指令。
2. 加减法指令、移位指令、逻辑运算指令及分支指令。这类指令在执行单元中需要运算，根据重命名得到的物理寄存器，forward指令结果到依赖指令。
3. 当译码器、重命名及指令分派阶段相同类型指令请求在执行单元A执行时，优先级关系：
指令分派>重命名>译码器。

4. 当指令分派阶段的指令在执行单元A中仲裁失败时，该指令进入保留站，在保留站中等待进行执行单元B中执行。
5. 执行单元A的执行结果forward到译码器、重命名、指令分派及保留站。在译码器中比较相邻2拍指令的逻辑寄存器编码，得到指令转发的执行结果；在重命名、指令分派及保留站中根据重命名的物理寄存器转发指令执行结果。
6. 在指令分派时，如果指令执行完成，并且物理寄存器堆有空闲的写端口，指令把执行结果写入物理寄存器堆，并且更新ROB，指令执行完成，等待提交。

7. 如果在指令分派执行完成，但是没有空闲的物理寄存器写端口，指令进入保留站，指令翻译为一条MV指令，在执行单元B中不再需要执行，只是为一条MV指令，通过执行单元B的写物理寄存器端口，写回物理寄存器堆。

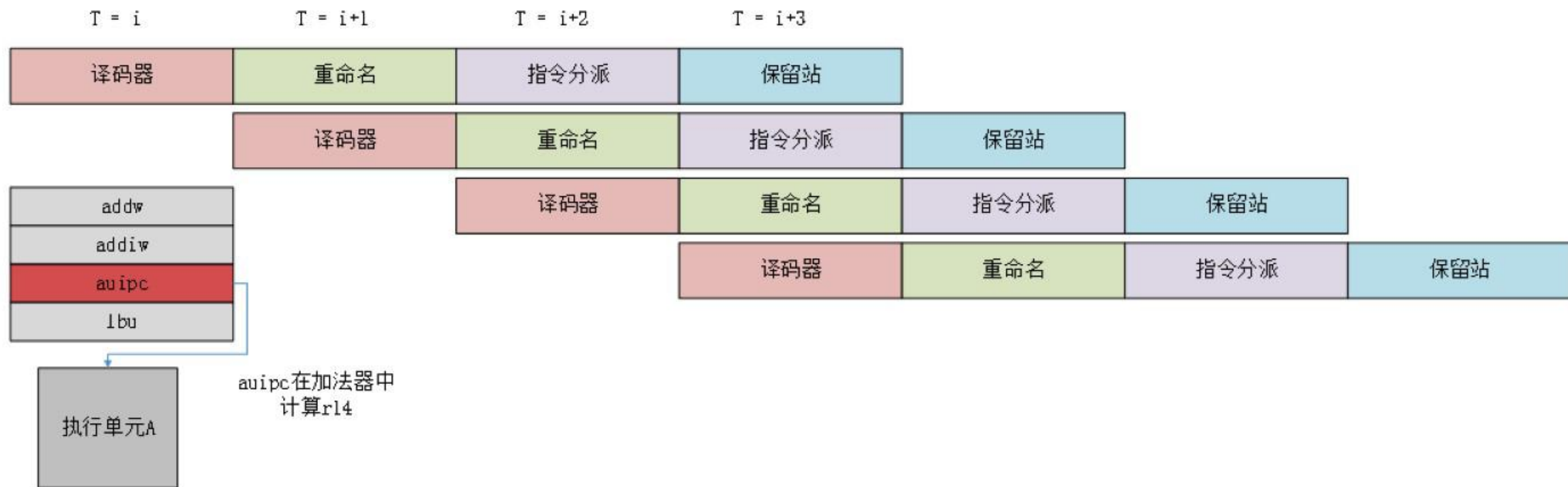
执行单元A执行指令与forward通路



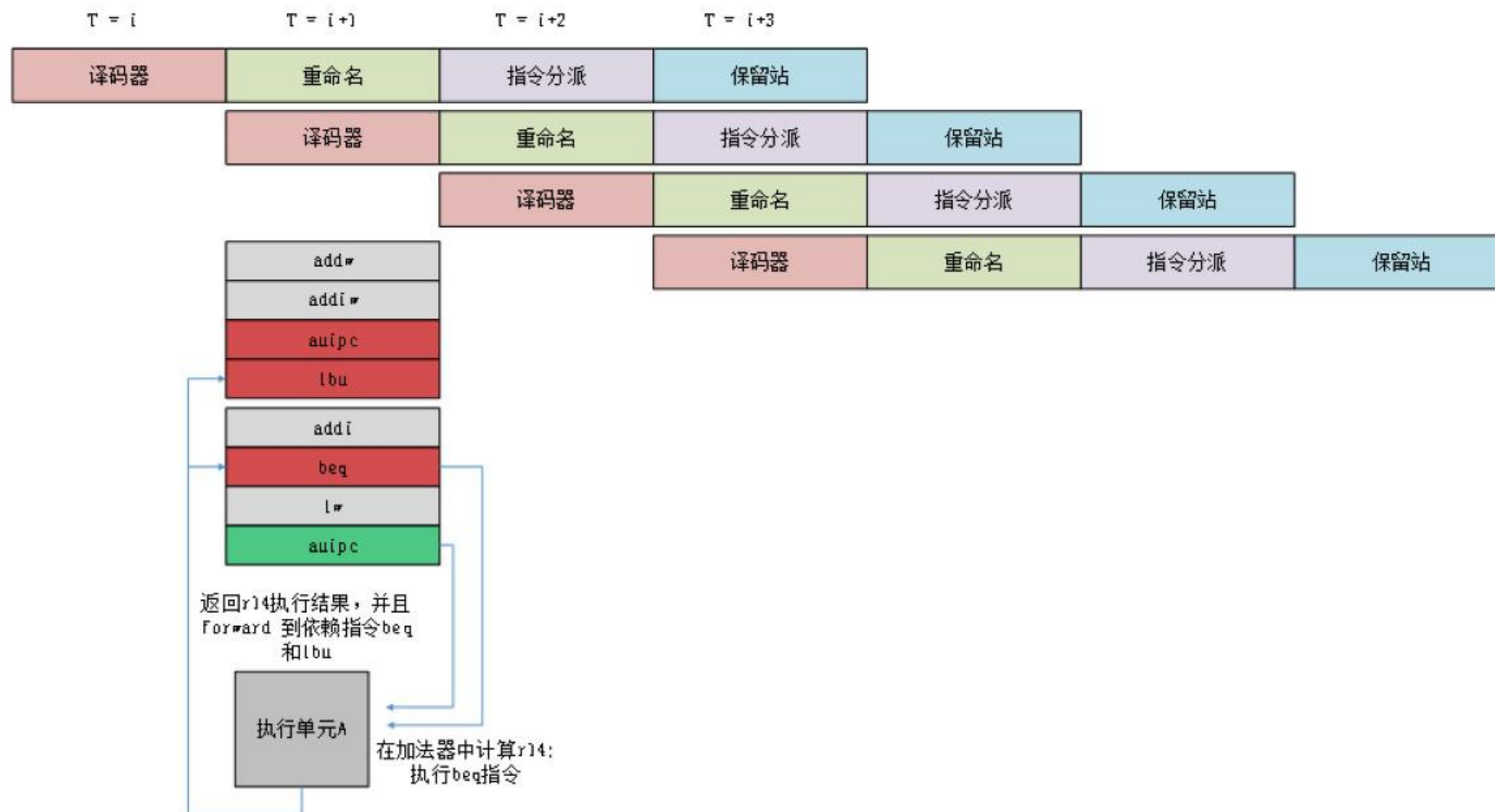
指令执行示例

T = i	addw	r15, r15,r13
	addiw	r15, r12,ffffffffffffd
	auipc	r14, 00003000
	lbu	r7, fffffffffffffaf5(r14)
T = i+1	addi	r15, r0, 00000000000000041
	beq	r14, r15, 00000000000000008
	lw	r15, 00000000000000000(r10)
	auipc	r14, 00003000
T = i+2	addi	r13, r14, fffffffffffffae4
	lw	r14, 00000000000000000(r14)
	subw	r15, r15,r14
	sw	r15, 00000000000000000(r14)

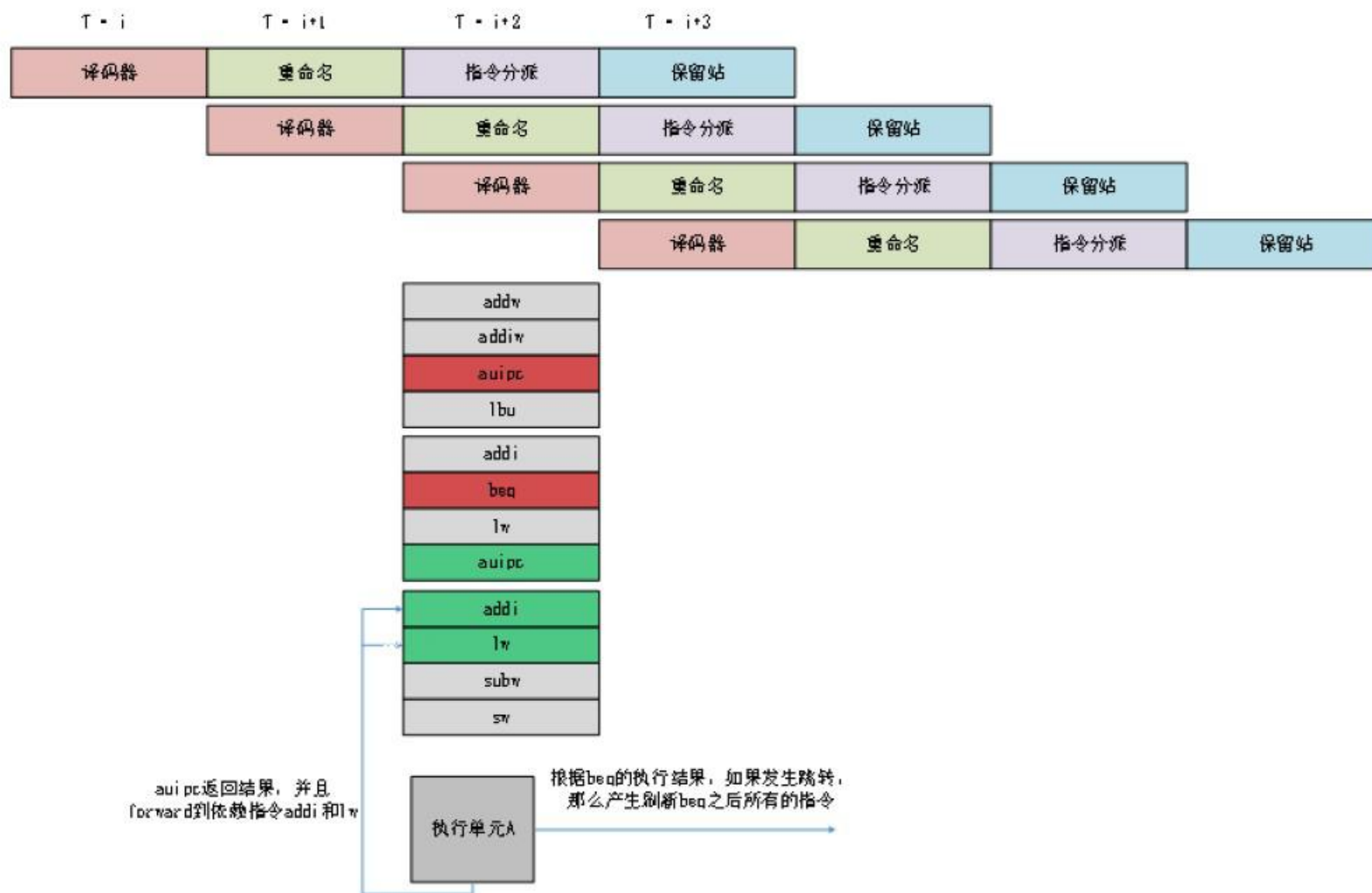
T=i周期指令执行



T=i+1周期指令执行



$T=i+2$ 周期指令执行



结束语

1. 以较小的硬件为代价，增加执行单元A，执行单元A作为执行单元B的一个加速单元，可以提前执行数据准备好的指令。
2. 分布式的执行单元，有助于提高流水线的执行效率。